

SURFACE MOUNTING CHIP NETWORK COMPONENT

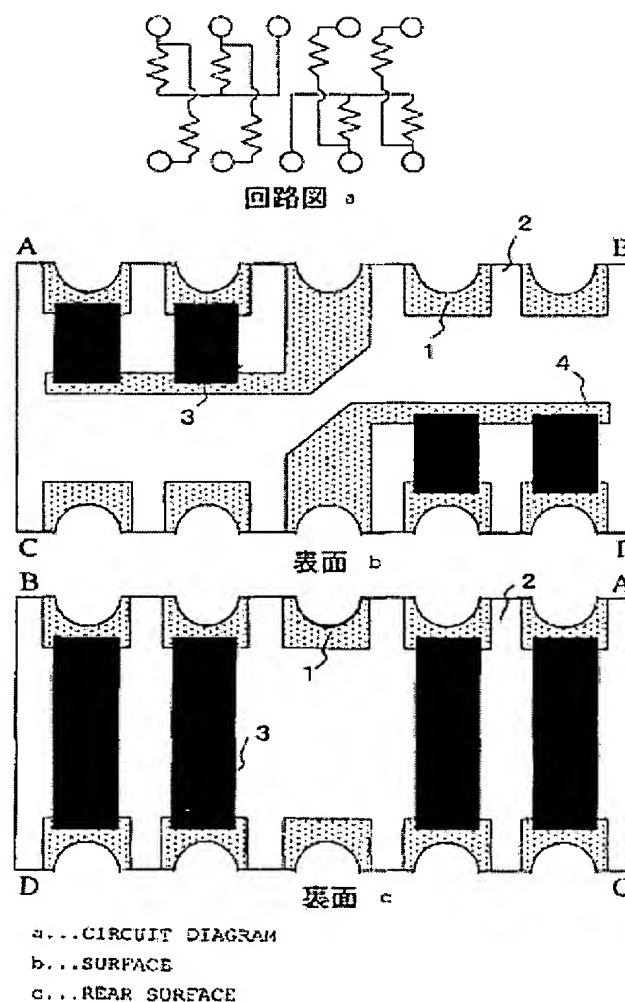
Patent number: WO03081611
Publication date: 2003-10-02
Inventor: KOBAYASHI EIJI (JP)
Applicant: TECH DEVICES CORP K (JP); KOBAYASHI EIJI (JP)
Classification:
 - **International:** H01C13/02
 - **European:** H01C1/01
Application number: WO2002JP02819 20020325
Priority number(s): WO2002JP02819 20020325

Cited documents:

JP1118600

Abstract of WO03081611

A surface mounting chip network component in which a network having three or more odd number of terminals is formed on the surface of an insulating substrate and tomb stone phenomenon is suppressed. Even number of network circuits are formed on the surface of the insulating substrate (2) and the same number of terminals (1) are arranged, respectively, on the opposite sides of the insulating substrate (2). Alternatively, even number of network circuits are formed on the surface of the insulating substrate (2) and the terminals (1) are arranged on the side edges of the insulating substrate (2) point-symmetrically with respect to the center of the surface of the insulating substrate (2).



Data supplied from the **esp@cenet** database - Worldwide

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2003 年 10 月 2 日 (02.10.2003)

PCT

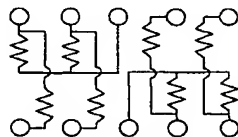
(10) 国際公開番号
WO 03/081611 A1

- (51) 国際特許分類: H01C 13/02
(21) 国際出願番号: PCT/JP02/02819
(22) 国際出願日: 2002 年 3 月 25 日 (25.03.2002)
(25) 国際出願の言語: 日本語
(26) 国際公開の言語: 日本語
(71) 出願人 (米国を除く全ての指定国について): ケイテックデバイス株式会社 (K-TECH DEVICES CORP.) [JP/JP]; 〒399-4601 長野県 上伊那郡箕輪町 大字中箕輪 14016番30号 Nagano (JP).
(72) 発明者; および
(75) 発明者/出願人 (米国についてのみ): 小林 永司
- (81) 指定国 (国内): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.
(84) 指定国 (広域): ARIPO 特許 (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア特許 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT,

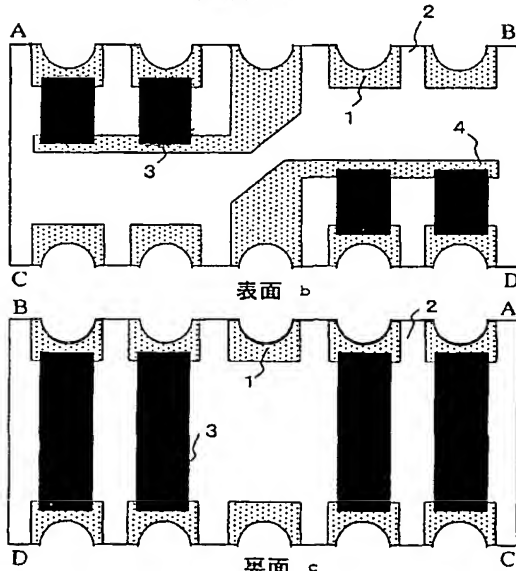
[続葉有]

(54) Title: SURFACE MOUNTING CHIP NETWORK COMPONENT

(54) 発明の名称: 面実装型チップネットワーク部品



回路図 a



a...CIRCUIT DIAGRAM
b...SURFACE
c...REAR SURFACE

(57) Abstract: A surface mounting chip network component in which a network having three or more odd number of terminals is formed on the surface of an insulating substrate and tomb stone phenomenon is suppressed. Even number of network circuits are formed on the surface of the insulating substrate (2) and the same number of terminals (1) are arranged, respectively, on the opposite sides of the insulating substrate (2). Alternatively, even number of network circuits are formed on the surface of the insulating substrate (2) and the terminals (1) are arranged on the side edges of the insulating substrate (2) point-symmetrically with respect to the center of the surface of the insulating substrate (2).

(57) 要約: 3以上の奇数個の端子を有するネットワーク回路が絶縁基板面に形成されてなる面実装型チップネットワーク部品において、ツームストーン現象を抑制する。そのためには、ネットワーク回路が絶縁基板(2)面に偶数個形成され、且つ端子(1)が絶縁基板(2)の向かい合う辺縁にそれぞれ同数配置する。またネットワーク回路が絶縁基板(2)面に偶数個形成され、且つ端子(1)が、絶縁基板(2)の面の中心を対称の中心とした点対称位置の絶縁基板(2)の辺縁にそれぞれ配置する。

WO 03/081611 A1



LU, MC, NL, PT, SE, TR), OAPI 特許 (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 国際調査報告書
- 補正書・説明書

規則4.17に規定する申立て:

- *US*のみのための発明者である旨の申立て (規則 4.17(iv))

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

面実装型チップネットワーク部品

技術分野

- 5 本発明は、面実装型チップネットワーク部品に関するものである。

背景技術

- 9つ（奇数個）の端子を有するネットワーク回路が絶縁基板面に形成されてなる面実装型チップネットワーク部品については、特開平4-165603号公報にその開示がある。同公報では、絶縁基板の向かい合う辺縁にそれぞれ端子が4つと5つ配されている（図3）。

- 面実装部品が印刷回路板等を実装され、実装体を形成する際には、クリームはんだが面実装部品の端子部と印刷回路板のランドを繋ぐよう配され、当該はんだが溶融する温度まで昇温し、その後徐々に室温まで冷却させて前記端子部とランドとがはんだで機械的、電氣的に結合・接続させる工程（リフロー工程）を経る。

- 上記リフロー工程の過程において、溶融したはんだは上記端子部表面と上記ランド表面とに良好な濡れの状態を確保し、且つ低い粘性を有している。従って溶融したはんだの表面張力によって前記端子部と前記ランドとを引っ張り合う力が働く。そこで図3に示すような、奇数個の端子を有するネットワーク回路が絶縁基板面に形成されてなる面実装型部品のリフロー工程では、端子数の多い絶縁基板の辺縁側の前記引張力が端子数の少ない絶縁基板の辺縁側（逆側）の前記引張力に比して、端子数が多い分だけ強いため、当該逆側の辺縁の溶融はんだが断ち切られ、面実装型部品が前記引張力が強い方の辺縁を下にして立ち上がる、いわゆるツームストン現象を引き起こし易いと考えられる。

- 25 そこで本発明が解決しようとする課題は、3以上の奇数個の端子を有するネットワーク回路が絶縁基板面に形成されてなる面実装型チップネットワーク部品において、ツームストン現象を抑制することである。

発明の開示

上記課題を解決するため、本発明の 3 以上の奇数個の端子 1 を有するネットワーク回路が絶縁基板 2 面に形成されてなる面実装型チップネットワーク部品の第 1 の構成は、前記
5 ネットワーク回路が絶縁基板 2 面に偶数個形成され、且つ端子 1 が絶縁基板 2 の向かい合う辺縁にそれぞれ同数配置されていることを特徴とする。

図 1 に示した面実装型チップネットワーク部品を例にとると、個々のネットワーク回路が有する端子 1 の数は 5 つであり、このネットワーク回路が絶縁基板 2 面に 2 つ形成されている。絶縁基板 2 は長方形であるため向かい合う辺縁は二組有り、向かい合う短辺には
10 それぞれ 0 個ずつ、向かい合う長辺にはそれぞれ 5 個ずつ配置されている。

図 2 に示した面実装型チップネットワーク部品を例にとると、個々のネットワーク回路が有する端子 1 の数は 5 つであり、このネットワーク回路が絶縁基板 2 の面に 2 つ形成されている。絶縁基板 2 は長方形であるため向かい合う辺縁は二組有り、向かい合う短辺にはそれぞれ 1 個ずつ、向かい合う長辺にはそれぞれ 4 個ずつ配置されている。

15 ここで図 1、図 2、図 3 の絶縁基板 2 表面、裏面の 4 隅に付した同種の記号 (A, B, C, D) は、表面、裏面でそれぞれ対応した位置であることを示している。

上記第 1 の構成を有することにより、端子 1 部と前記ランドとを引っ張り合う力のバランスが各辺縁にて略均等になるため、ツームストン現象を抑制することができる。

上記課題を解決するための本発明の 3 以上の奇数個の端子 1 を有するネットワーク回路
20 が絶縁基板 2 の面に形成されてなる面実装型チップネットワーク部品の第 2 の構成は、前記ネットワーク回路が絶縁基板 2 面に偶数個形成され、且つ端子 1 が、絶縁基板 2 の面の中心を対称の中心とした点対称位置の絶縁基板 2 の辺縁にそれぞれ配置されることを特徴とする。

1 図 1、図 2 に示した面実装型チップネットワーク部品を例にとると、個々のネットワーク回路が有する端子 1 の数は 5 つであり、このネットワーク回路が絶縁基板面に 2 つ形成されている。ここでの絶縁基板 2 は長方形であるため、絶縁基板 2 面中心は当該長方形
25 における二本の対角線が交わる点となり、端子 1 が絶縁基板 2 の面中心を対称の中心とし

た点対称位置の絶縁基板 2 の辺縁にそれぞれ配置されている。

上記第 2 の構成を有することにより、端子 1 部と上記ランドとを引っ張り合う力のバランスが絶縁基板 2 全体、面実装型チップネットワーク部品全体で略均等になるため、ツームストーン現象を抑制することができる。

- 5 上記第 1、第 2 の構成におけるネットワーク回路の例は、図 1 に示した端子 1 の数 5 個の分圧回路の他に、図 3 に示すような端子 1 の数 9 個の、共通端子を有する抵抗ネットワーク回路や、アッテネータ回路（減衰回路）、その他の回路素子であるコンデンサ素子やインダクタ素子とを含ませた端子 1 の数が奇数個の各種フィルタ回路等である。

- 10 上記課題を解決するため、本発明の 3 以上の奇数個の端子 1 を有するネットワーク回路が絶縁基板 2 の面に形成されてなる面実装型チップネットワーク部品の第 3 の構成は、上記第 1 の構成及び第 2 の構成において、全てのネットワーク回路が、絶縁基板 2 の一対の向かい合う 2 辺の辺縁それぞれに端子を有するよう形成され、個々のネットワーク回路の端子 1 が多く配される辺縁が、隣り合うネットワーク回路の端子 1 が多く配される辺縁とは別の辺縁となることを特徴とする構成である。

- 15 上記第 3 の構成の具体例は、図 1 に示すものである。図 1 は全て（2 つ）のネットワーク回路が、絶縁基板 2 の一対の向かい合う 2 辺の辺縁それぞれに端子 1 を有するよう形成され、隣り合うネットワーク回路の端子が多く配される辺縁が、別の辺縁となる構成となっている。つまり個々（例えば図 1 「表面」の左側）のネットワーク回路の端子 1 が多く配される辺縁（図 1 中の隅 A から隅 B に亘る辺縁）が、隣り合うネットワーク回路（図 1
20 「表面」の右側）の端子 1 が多く配される辺縁（図 1 中の隅 C から隅 D に亘る辺縁）とは向かい合う別の辺縁となる構成となっている。

- 25 上記第 3 の構成において、面実装型チップネットワーク部品が一対の等価のネットワーク回路、若しくは二対、四対、八対、又は十六対の等価のネットワーク回路群からなり、全ての端子 1 が、絶縁基板 2 面中心を対称の中心とした点対称位置にある対となる等価のネットワーク回路に対応した端子 1 であることが好ましい（図 1、図 2）。その理由は、チップ面に沿って 180° 回転させた実装が許容でき、本発明の面実装型チップネットワーク部品を用いる電子機器などの組立て作業時の部品チェック等の負担が低減するため

ある。

上記等価のネットワーク回路の数の上限を十六対にした理由は、それを上回るネットワーク回路を1チップ化すると、チップ形状が細長くなり過ぎ、機械的強度を維持しにくいと考えられるためである。その観点から、上記等価のネットワーク回路の数は図1、図2

5 に示す一対であるか、又は二対であるのが更に好ましい。

上記二対、四対、八対、又は十六対の等価のネットワーク回路群とは、個々の対が等価の回路からなり、一つの対と、それと別の対を対比した場合、等価であっても異種であってもよいものを指す。

また上記第1、第2、第3の構成において、絶縁基板2両面に回路素子が形成されたネットワーク回路を1以上含むことが好ましい。その理由は絶縁基板2面の有効活用が可能となるためである。また図1、図2と、図3との比較から明らかなように、個々の回路素子サイズを大きくできる利点がある。

上記絶縁基板面の有効活用は、そもそも本発明で得られ易い効果であると考えられる。例えば単純に図1と図3とを見比べると、図3では絶縁基板2隅部A、隅部B付近が無駄な領域であることが明らかであるのに対し、図1にはそれに相当する領域が存在しない。これは奇数個の端子1を有するチップ状電子部品の宿命とも言えることであり、チップの向かい合う2つの辺縁に全ての端子1を直角平行位置に配列できないことに起因している。

上記個々の回路素子サイズを大きくできることとなると、回路素子特性が安定化する。例えば抵抗素子サイズ、特に抵抗体3サイズは、小さくなるに従い抵抗値ばらつきが大きくなるし、また抵抗温度係数(TCR)が大きくなる傾向がある。また抵抗体3サイズが大きくなるに従い、大電流、大電圧にも耐え得るようになる。更に一般に、回路素子が大きくなればその製造が容易になる。例えば抵抗素子を構成する導体4と抵抗体3との形成位置のずれの許容値を大きくできるなどにより、製造が容易になる。

25 また3以上の奇数個の端子を有するネットワーク回路はその回路構成自体が一般的に複雑となる場合が多い。その場合図1、図2に示すように1つのネットワーク回路における個々の回路素子(抵抗素子)を絶縁基板2両面に配することで、設計意図に反した回路素

子同士の電気接続（短絡）を抑制できる利点があると考えられる。

図面の簡単な説明

図 1 及び図 2 は、本発明の面実装型チップネットワーク部品の概略図である。図 3

5 は、従来の面実装型チップネットワーク部品の概略図である。

これらの図面に付した符号は、1…端子、2…絶縁基板、3…抵抗体、4…導体である。

発明を実施するための最良の形態

10 以下、図 1 の面実装型チップネットワーク部品を例に、本発明の実施の形態を説明する。

縦横に分割用のスリットが設けられ、分割後に図 1 に示す絶縁基板 2 の形状となる大型のアルミナ製の絶縁基板 2 の一方の面に、銀系メタルグレースからなる導体ペーストをスクリーン印刷し、焼成して端子 1 及び導体 4 を図 1 のようになるよう形成する。前記スクリーン印刷は、大型の絶縁基板 2 の裏面側から吸気しながらの操作であり、スルーホールと対応する位置にある導体ペーストがスルーホール内へ吸い込まれることで、スルーホール内壁面に付着させる、いわゆるスルーホール印刷とする。また絶縁性基板 2 の反対の面には前記電極を形成した位置とそれぞれ対向する位置に端子 1 となる電極を同手法で形成する。これにより、絶縁基板 2 両面の端子となる電極
20 がスルーホール内壁面を経由して導通する。

その後抵抗体 3 形状の開口部を有するマスクを用い、酸化ルテニウム系抵抗体ペーストを図 1 のようスクリーン印刷し、焼成して抵抗体 3 を形成する。次いで抵抗体 3 全体を覆うようにホウ珪酸鉛系ガラスペーストをスクリーン印刷し、焼成して形成する（図示しない）。その後抵抗値調整のため、目標とする抵抗値になるようレーザー
25 照射によるトリミングを実施する。

そして絶縁基板 2 両面の抵抗体 3、ガラスを少なくとも覆い、端子 1 がわずかに露出するよう、エポキシ樹脂系のオーバーコートペースト（図示しない）をスクリーン

印刷し、当該ペーストを硬化させる。

その後上記分割工程を経て、更に端子 1 の部分にニッケルメッキ、はんだメッキをこの順に施し、本発明の面実装型チップネットワーク部品を得ることができる。ここで絶縁基板 2 の裏面側の端子 1 が印刷回路基板等の実装基板面に実装時に当接される

図 2 の面実装型チップネットワーク部品の製法は、図 1 の面実装型チップネットワーク部品の製法と略同じである。異なる点は絶縁基板の形状（スルーホール位置）とスクリーン印刷時に用いるマスク開口部位置である。従って上記した図 1 の面実装型チップネットワーク部品の製法に準じて図 2 の面実装型チップネットワーク部品を製造できる。

図 1、図 2 の面実装型チップネットワーク部品は、共にいわゆる等価の分圧回路が 2 つ独立して 1 チップ化されたものであり、チップの表裏さえ間違えなければ、チップ面に沿って 180° 回転した状態での印刷回路基板等への実装を許容できる構造となっている。従って表裏の上記オーバーコートペーストの色を異ならせて、チップの表裏を簡単に認識できるようにするか、チップ片面のオーバーコート表面にチップの表裏を簡単に認識できるような印字や記号を施す等するのが好ましい。ここで前者は印字工程を必要としないのに対し、後者は印字工程を必要とするため、製造の容易さから前者が更に好ましい。

図 2 の面実装型チップネットワーク部品は、図 1 の面実装型チップネットワーク部品に比して長辺方向の絶縁基板寸を多少短くできると考えられる。面実装型チップネットワーク部品使用者の設計思想にも依るが、高密度実装を求めるならば図 2 の面実装型チップネットワーク部品の方が有利と考えられる。

尚、本例での導体膜（端子 1、導体 4）や抵抗体 3 膜やガラス膜は、量産性に優れた厚膜技術であるスクリーン印刷により形成したが、スパッタリング、蒸着、CVD 等の薄膜技術によって形成しても良い。また絶縁基板 2 上面（表面）に別個の電子部品（チップ型のものや、いわゆるディスクリート部品等を含む）を各回路素子として部分的に、又は全箇所配置した形態としてもよい。

本例における導体ペーストは銀系メタルグレーズだったが、それに代えて銀含有の導電性接着剤等を適宜選択し得る。

また本例における抵抗体は、酸化ルテニウム系だが、金属被膜系、炭素被膜系等その用途に合わせて適宜選択し得る。また本例におけるガラスにはホウ珪酸鉛系を用いたが、これに限定されない。またガラスに代えて樹脂系も使用できる。またオーバーコート⁵の材料もエポキシ系樹脂以外にその他樹脂系やガラス系材料等目的に合わせて適宜選択し得る。

また本例におけるトリミング法は、レーザ照射によるものだったが、それに代えてサンドブラスト法等目的に合わせて適宜選択し得る。

- 10 また本発明の面実装型チップネットワーク部品を構成できるならば、本例における工程順を変更できる。例えば導体 4 の形成前に抵抗体 3 を形成する等である。また本例では端子 1 形成に際して、いわゆるスルーホール印刷を採用しているため、絶縁基板 2 の辺縁にいわゆる端面電極を形成する工程が含まれていない。しかし、その工程を要する場合には、通常本例における分割工程において電極を形成すべき端面が露出した後、且つ上記メッキ工程前に端面電極形成工程が付加される。
- 15

- また本例は個々のネットワーク回路が 5 つの端子 1 を有し、絶縁基板 2 の一つの辺縁に 3 つの端子 1、当該辺縁と向かい合う辺縁に 2 つの端子 1 を形成したが、前記一つの辺縁に 4 つの端子 1、当該辺縁と向かい合う辺縁に 1 つの端子 1 を形成する構成の場合でも、前述した第 1 の構成又は第 2 の構成の条件を満たすことで本発明の効果
- 20 を得ることができる。つまり奇数個の端子 1 の絶縁基板 2 における配置の態様は本例に限定されない。また当然個々のネットワーク回路が有する端子 1 の数についても、5 個に限定されず 3 個、7 個、9 個等としてもよい。

また本例では絶縁基板 2 の形状を長方形としたが、それに代えて正方形、三角形、六角形、八角形、円形等、種々の形状を採用し得る。

- 25 また本例では 3 以上の端子 1 を有するネットワーク回路として、分圧回路を示したが、それに代えてアッテネータ回路や、抵抗素子とコンデンサ素子を組み合わせた、いわゆる CR ネットワーク回路等のその他のネットワーク回路としてもよい。

産業上の利用可能性

本発明により、３以上の奇数個の端子を有するネットワーク回路が絶縁基板面に形成されてなる面実装型チップネットワーク部品において、ツームストーン現象を抑制す

5 ることができた。

請 求 の 範 囲

1. 3以上の奇数個の端子を有するネットワーク回路が絶縁基板面に偶数個形成されてなる面実装型チップネットワーク部品であって、

5 前記端子が、前記絶縁基板の向かい合う辺縁にそれぞれ同数配置されていることを特徴とする面実装型チップネットワーク部品。

2. 3以上の奇数個の端子を有するネットワーク回路が絶縁基板面に偶数個形成されてなる面実装型チップネットワーク部品であって、

10 前記端子が、前記絶縁基板面中心を対称の中心とした点対称位置の絶縁基板辺縁にそれぞれ配置されることを特徴とする面実装型チップネットワーク部品。

3. 全てのネットワーク回路が、絶縁基板の一对の向かい合う2辺の辺縁それぞれに端子を有するよう形成され、

15 隣り合うネットワーク回路の端子が多く配される辺縁が、別の辺縁となることを特徴とする請求項1又は2記載の面実装型チップネットワーク部品。

4. 面実装型チップネットワーク部品が一对の等価のネットワーク回路、若しくは二対、四対、八対、又は十六対の等価のネットワーク回路群からなり、全ての端子が
20 、絶縁基板面中心を対称の中心とした点対称位置にある対となる等価のネットワーク回路に対応した端子であることを特徴とする請求項3記載の面実装型チップネットワーク部品。

5. 絶縁基板両面に回路素子が形成されたネットワーク回路を1以上含むことを特
25 徴とする請求項1～4のいずれかに記載の面実装型チップネットワーク部品。

6. ネットワーク回路が分圧回路であることを特徴とする請求項1～5のいずれか

に記載の面実装型チップネットワーク部品。

補正書の請求の範囲

[2003年9月9日(09.09.02)国際事務局受理：出願当初の請求の範囲

1、2、3、4、5及び6は補正された。(2頁)]

1. (補正後) 3以上の奇数個の端子を有するネットワーク回路が方形の絶縁基板面に偶数個形成されてなる面実装型チップネットワーク部品であって、

5 前記端子は、前記絶縁基板の向かい合う辺縁にそれぞれ同数配置され、

前記ネットワーク回路を構成する素子が、絶縁基板表裏面に形成されることを特徴とする面実装型チップネットワーク部品。

2. (補正後) 3以上の奇数個の端子を有するネットワーク回路が方形の絶縁基板

10 面に2個形成されてなる面実装型チップネットワーク部品であって、

前記端子は、前記絶縁基板の4辺全てに配置され、且つ当該端子は一方の向かい合う辺縁に同数配置され、また他方の向かい合う辺縁について同数配置され、

前記ネットワーク回路を構成する素子が、絶縁基板表裏面に形成されることを特徴とする面実装型チップネットワーク部品。

15

3. (補正後) ネットワーク回路が、絶縁基板辺縁の一の端子から当該絶縁基板面上に導出される共通導体と、以下の(a)～(d)の構成を1以上有することを特徴とする請求の範囲第1項又は第2項に記載の面実装型チップネットワーク部品。

(a) 一端が当該共通導体に接続される抵抗体と、

20 (b) 当該抵抗体の他端が接続される絶縁基板辺縁の他の端子と、

(c) 前記抵抗体が配されるのとは反対面の絶縁基板上に配される、一端が前記他の端子に接続される別の抵抗体と、

(d) 当該別の抵抗体の他端が接続される、前記他の端子と対向する絶縁基板辺縁位置にある独立した端子。

25

4. (補正後) 絶縁基板に形成された全てのネットワーク回路が等価であり、且つ絶縁基板面中心を中心とした点対称位置に、一のネットワーク回路の端子に相当する

他のネットワーク回路の端子が位置することを特徴とする請求の範囲第1項～第3項のいずれかに記載の面実装型チップネットワーク部品。

5. (補正後) 面実装型チップネットワーク部品の表裏を認識し得る手段を有する
5 ことを特徴とする請求の範囲第1項～第4項のいずれかに記載の面実装型チップネットワーク部品。

6. (補正後) 表裏を認識し得る手段が、ネットワーク回路を覆うオーバーコート
10 の色を表裏で異ならせること、若しくはオーバーコート表面への印字によることを特徴とする請求の範囲第1項～第5項のいずれかに記載の面実装型チップネットワーク部品。

条約 19 条 (1) に基づく説明書

請求の範囲第 1 項及び第 2 項は、絶縁基板両面に亘りネットワーク回路が形成されることを本発明の構成要件としたことを明確にした。

5 引用例は、絶縁基板両面に亘りネットワーク回路が形成されていない。

本発明は、絶縁基板両面に亘りネットワーク回路を形成することで、絶縁基板面の更なる有効活用が可能となる。またそれによりネットワーク回路を構成する個々の回路素子サイズを大きくできる。その結果、回路素子特性の安定化を図ることができる。例えば回路素子が抵抗素子の場合の抵抗値のばらつきを抑制できる。また製造の容易化も可能となる

10 。即ち本発明は以上の効果を得たものである。

請求の範囲第 3 項は、図 1 及び図 2 に示したネットワーク回路の構成を明確にした。それにより引例におけるネットワーク回路の構成と、図 1 及び図 2 に示したネットワーク回路の構成との差異が明確となった。ここで、図 1 及び図 2 に示したネットワーク回路は、

15 請求の範囲第 3 項における (a) ~ (d) の構成を 2 つ有している。

請求の範囲第 4 項は、本発明のチップネットワーク部品が、チップ面に沿って 180° 実装方向を変えることができる場合があることを明確にした。

20 請求の範囲第 5 項及び 6 項は、本発明のチップネットワーク部品の表裏を誤らせて使用できなくすることができることを明確にした。

図1

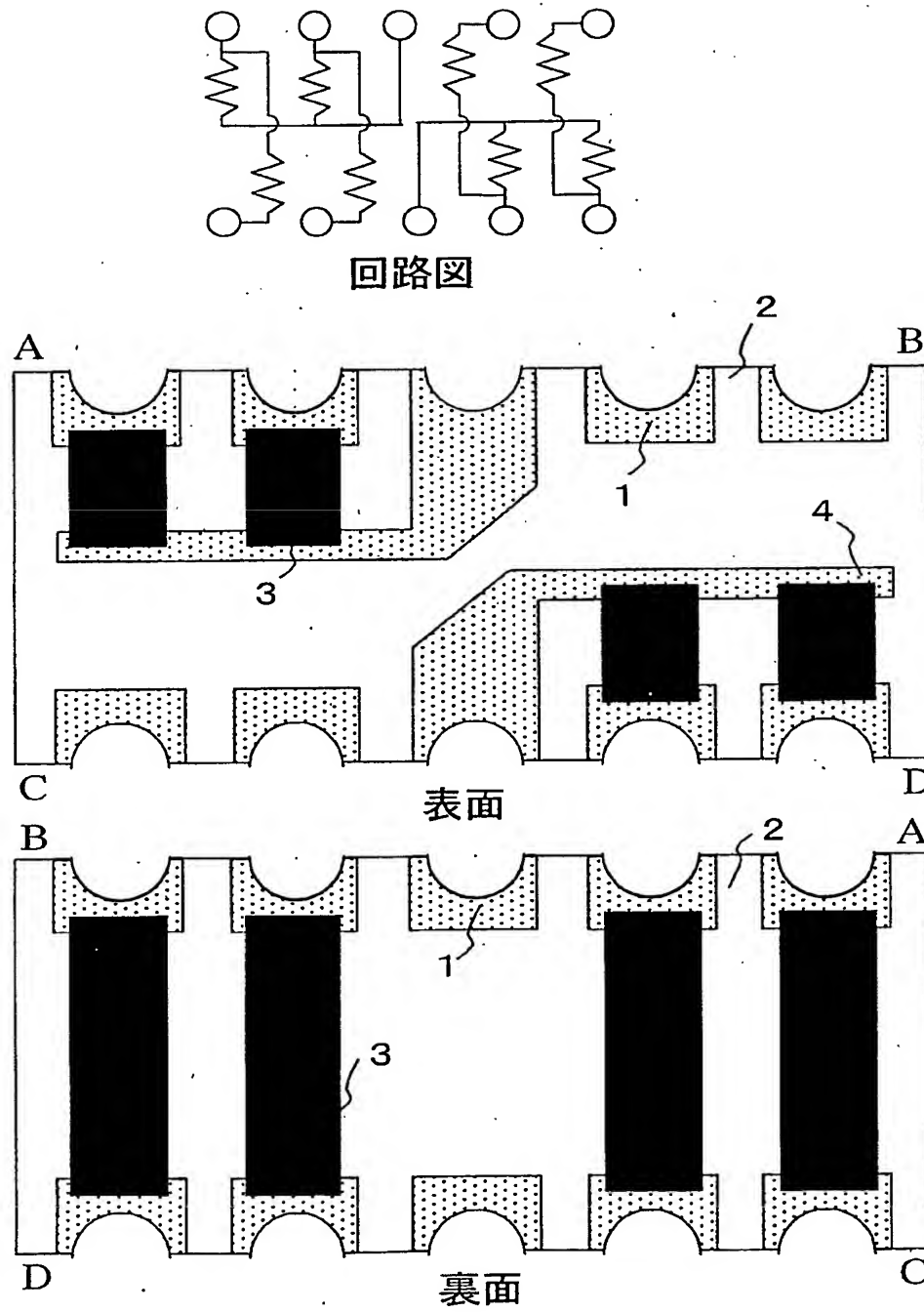


図2

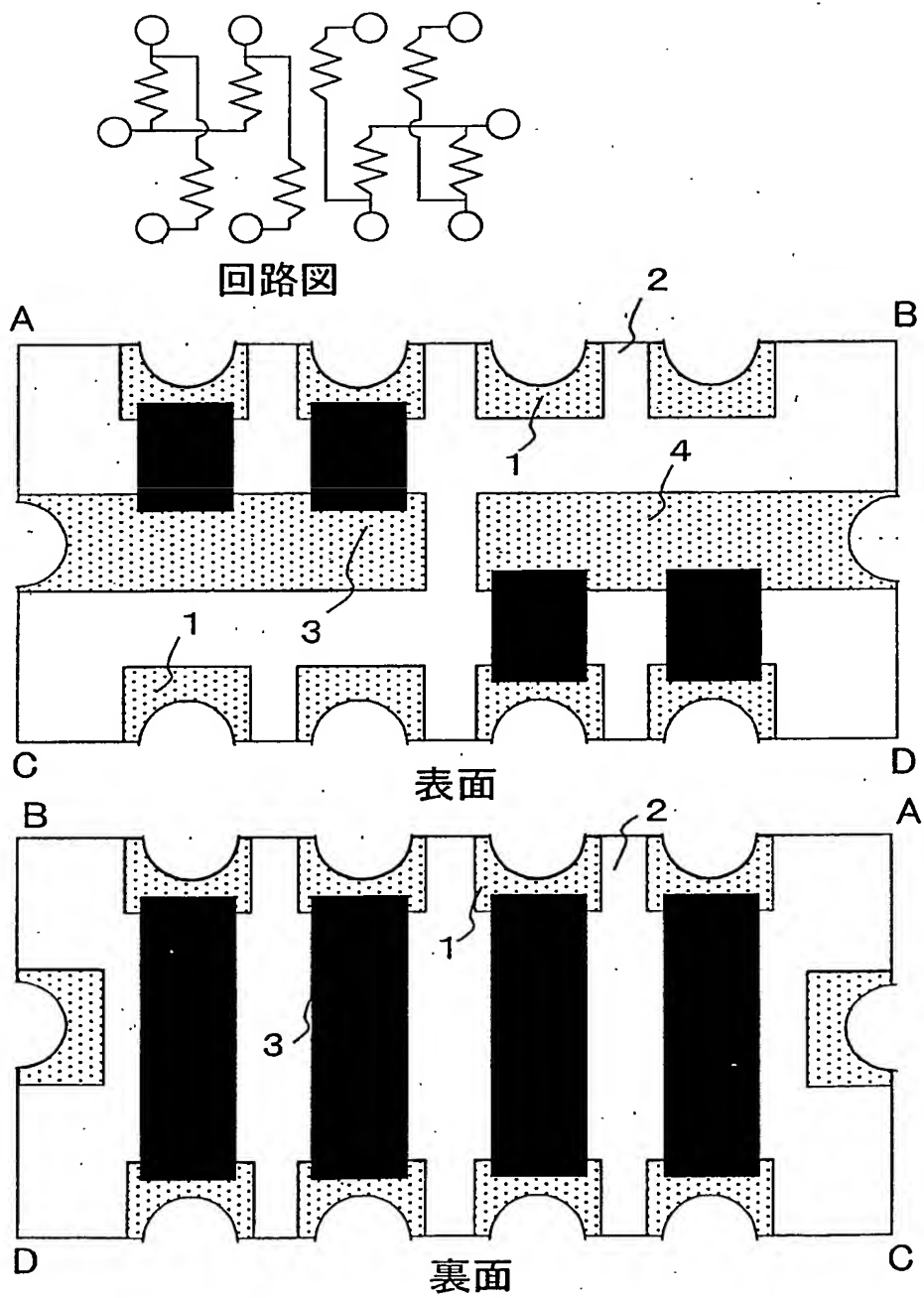
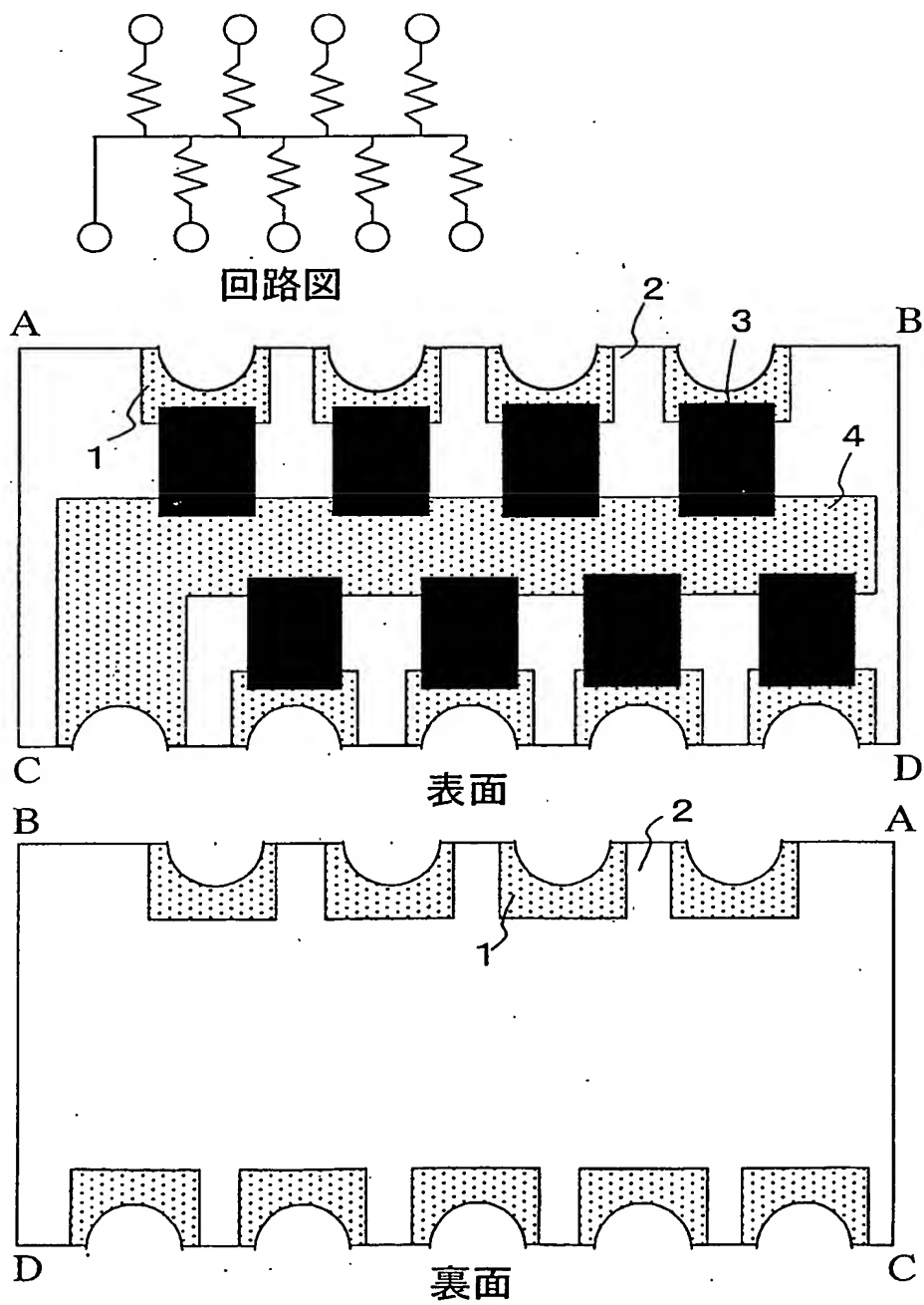


図3



INTERNATIONAL SEARCH REPORT

International Publication No.

PCT/JP02/02819

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl.⁷ H01C13/02

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl.⁷ H01C13/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Toroku Jitsuyo Shinan Koho 1994-2002
Kokai Jitsuyo Shinan Koho 1971-2002 Jitsuyo Shinan Toroku Koho 1996-2002

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 11-186008 A (AOI Electronics Co., Ltd.), 09 July, 1999 (09.07.99), Full text; Figs. 1 to 6 (Family: none)	1-6

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
11 June, 2002 (11.06.02)

Date of mailing of the international search report
25 June, 2002 (25.06.02)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl⁷ H01C 13/02

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl⁷ H01C 13/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1922-1996年
日本国公開実用新案公報 1971-2002年
日本国登録実用新案公報 1994-2002年
日本国実用新案登録公報 1996-2002年

国際調査で使用了電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 11-186008 A (アオイ電子株式会社) 1999.07.09, 全文, 図1-6 (ファミリーなし)	1-6

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」 口頭による開示、使用、展示等に言及する文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献
「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」 同一パテントファミリー文献

国際調査を完了した日

11.06.02

国際調査報告の発送日

25.06.02

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)
竹井 文雄



5R

7922

電話番号 03-3581-1101 内線 3565